



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0030973
Application Number

출원년월일 : 2003년 05월 15일
Date of Application MAY 15, 2003

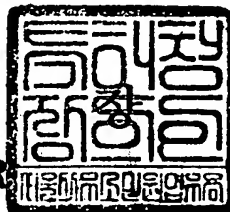
출원인 : 학교법인 한국정보통신학원
Applicant(s) INFORMATION AND COMMUNICATIONS UNIVERSITY EDUCATION



2003 년 06 월 04 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.05.15
【발명의 명칭】	전력증폭기를 위한 능동 바이어스 회로
【발명의 영문명칭】	ADAPTIVE BIAS CIRCUIT FOR POWER AMPLIFIER
【출원인】	
【명칭】	학교법인 한국정보통신학원
【출원인코드】	2-1999-038195-0
【대리인】	
【성명】	장성구
【대리인코드】	9-1998-000514-8
【포괄위임등록번호】	2000-005740-6
【대리인】	
【성명】	김원준
【대리인코드】	9-1998-000104-8
【포괄위임등록번호】	2000-005743-8
【발명자】	
【성명의 국문표기】	노운섭
【성명의 영문표기】	NOH, Youn Sub
【주민등록번호】	760213-1540322
【우편번호】	305-503
【주소】	대전광역시 유성구 송강동 송강마을아파트 202-205
【국적】	KR
【발명자】	
【성명의 국문표기】	박철순
【성명의 영문표기】	PARK, Chul Soon
【주민등록번호】	580223-1030911
【우편번호】	305-707
【주소】	대전광역시 유성구 신성동 1블록 삼성한울아파트 103-402
【국적】	KR

【심사청구】

청구

【조기공개】

신청

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 심사청구, 특허법 제64조의 규정에 의한 출원공개를 신청합니다. 대리인
 장성구 (인) 대리인
 김원준 (인)

【수수료】

【기본출원료】

12 면 29,000 원

【가산출원료】

0 면 0 원

【우선권주장료】

0 건 0 원

【심사청구료】

3 항 205,000 원

【합계】

234,000 원

【감면사유】

학교

【감면후 수수료】

117,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통 2.고등교육법 제2조에 의한 학교임을 증명하는 서류[설립인가서]_1통

【요약서】**【요약】**

무선이동통신 단말기에 사용하는 전력증폭기는 고효율과 고선형성의 특성이 동시에 요구된다. 하지만 동작점 전류를 크게 하면 선형성은 향상되나 효율 특성이 나빠지고, 동작점 전류를 작게 하면 효율 특성은 향상되나 선형성이 나빠지게 되므로, 일정한 동작점 전류를 사용하여 고효율과 고선형성을 동시에 얻기 힘들다. 따라서 출력 전력이 낮은 영역에서는 자동적으로 동작점 전류를 작게 취하여 효율을 향상시키고, 출력 전력이 큰 영역에서는 자동적으로 동작점 전류를 크게 취하여 선형성을 향상시키는 회로를 발명하여 전력증폭기의 효율과 선형성을 개선하였다.

【대표도】

도 2

【명세서】

【발명의 명칭】

전력증폭기를 위한 능동 바이어스 회로{ADAPTIVE BIAS CIRCUIT FOR POWER AMPLIFIER}

【도면의 간단한 설명】

도 1은 전력증폭기의 일반적인 콘스탄트 바이어스와 본 발명에 따른 능동 바이어스의 출력 전력에 따른 콤팩트 전류 값을 나타낸 그래프,

도 2는 본 발명에 따른 전력증폭기를 위한 능동 바이어스 회로의 일 실시예를 나타낸 회로도.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<3> 본 발명은 전력증폭기(power amplifier)를 위한 능동 바이어스 회로(adaptive bias circuit)에 관한 것으로, 특히, 무선통신 송신단에 위치하는 RF(Radio Frequency) 전력 증폭기에 사용되는 능동 바이어스 회로에 관한 것이다.

<4> 전력증폭기는 무선 이동통신 단말기 배터리(battery)의 사용 수명을 크게 좌우하는 부품이므로 배터리의 사용시간을 증가시키기 위해 높은 효율 특성을 요구하고 있다. 하지만 전력증폭기의 효율은 출력 전력이 가장 큰 지점에서 효율도 가장 크게 나타나므로, 최대 출력파워 30dBm에서 출력 전력이 백-오프(back-off)될수록 효율은 낮아지게 된다. 따라서 전력증폭기의 출력 전력은 -15dBm ~ 15dBm 사이에서 확률적으로 가장 많이 사용되므로, 이 영역에서의 효율을 개선시켜주는 방법이 필요하다. 이에 따라 출력전력이 작

은 영역에서는 전력증폭기가 낮은 동작점 전류로 동작하다가, 출력 전력이 커짐에 따라서 자동적으로 보다 높은 동작점 전류로 동작하게 되는 회로를 이용해 동작 시킴으로써 전체적으로 효율을 크게 증가시켜 주고, 높은 출력전력에서는 선형성을 향상시키는 전력 증폭기 기술이다.

- <5> 종래 전력증폭기의 효율을 개선시키는 방법으로 DC 서플라이(supply) 즉, 전원 V_{cc} 를 제어하는 방법, 바이어스 회로의 V_B (Base Bias Voltage)를 제어하는 방법, 그리고 V_{cc} 와 V_B 를 모두 제어하는 듀얼 바이어스(dual bias) 제어 방법 등이 있다. 위의 모든 방법이 DC-DC 컨버터(converter)를 이용하며, DC-DC 컨버터의 제어 신호는 DSP를 이용하거나, RF 영역에서 구현하기 위해서는 RF 커플러(coupler)와 엔벨롭 디텍터(envelope detector)를 이용한다.
- <6> 상기 V_{cc} 제어는 전력증폭기의 낮은 출력 전력에서의 DC 전력 소모를 작게 하기 위한 방법으로, 출력 전력이 작을 때는 V_{cc} 전압을 작게 하고, 출력 전력이 클 때는 V_{cc} 전압을 크게 해주는 DC-DC 컨버터를 이용하여 효율을 증가시키는 방법이다.
- <7> 상기 V_B 제어는 출력 전력이 작을 때는 V_B 를 제어하여 전력증폭기의 동작점 전류를 작게 하여 사용되는 DC 전력을 줄이고, 출력 전력이 클 때는 동작점 전류를 크게 해주는 DC-DC 컨버터를 이용하여 효율을 증가시키는 방법이다.
- <8> 상기 듀얼 바이어스 제어는 V_{cc} 제어와 V_B 제어를 위와 같은 방법으로 제어 해주어 효율을 증가시켜주는 방법이다.
- <9> 이와 같은 상술한 각 제어는 DC-DC 컨버터를 이용하여 전력증폭기에서 출력 전력의 크기에 따라 사용되는 DC 전력을 제어하는 방법이다. 하지만 최신의 전력증폭기 모듈의

크기가 $6 \times 6 \text{mm}^2$ 로 아주 작음을 감안할 때, 이 크기에 RF 커플러/엔벨롭 디텍터와 DC-DC 컨버터와 같은 부품을 실장하기에는 어려움이 따른다. 따라서 낮은 출력파워 레벨에서 효율을 높이기 위한 방법으로는 DC-DC 컨버터와 같은 부가적인 부품의 필요 없이 전력증폭기 자체에서 효율을 개선할 수 있는 방법으로, 출력파워가 작은 영역에서의 DC 전력 소모량과 출력파워가 큰 영역에서의 DC 전력 소모량을 제어할 수 있는 방법이 필요하다.

【발명이 이루고자 하는 기술적 과제】

<10> 본 발명은 상술한 결점을 해결하기 위하여 안출한 것으로, 무선이동통신 단말기에 사용하는 전력증폭기의 출력 전력이 낮은 영역에서는 자동적으로 동작점 전류를 작게 취하여 효율을 향상시키고, 출력 전력이 큰 영역에서는 자동적으로 동작점 전류를 크게 취하여 선형성을 향상시키는 전력증폭기를 위한 능동 바이어스 회로를 제공하는 데 그 목적이 있다.

<11> 이와 같은 목적을 달성하기 위한 본 발명은, 베이스로 입력되는 신호의 전력을 증폭하여 콜렉터로 출력하는 제 1 트랜지스터로 이루어진 전력증폭기; 전원과 상기 제 1 트랜지스터의 콜렉터 사이에 연결된 쇼크 코일; 콜렉터가 상기 전원에 연결되고, 이미터가 상기 제 1 트랜지스터의 베이스에 연결되어 상기 제 1 트랜지스터의 베이스로 전류를 공급하는 제 3 트랜지스터로 이루어진 전류 드라이버 트랜지스터; 콜렉터가 상기 제 3 트랜지스터의 베이스에 연결되는 동시에 레귤레이티드 전원에 제 1 저항을 통해 연결되고, 이미터가 제 3 저항을 통해 접지되어 상기 제 3 트랜지스터의 베이스의 전류를 접지로 싱크하는 제 4 트랜지스터; 콜렉터가 상기 제 4 트랜지스터의 베이스에 연결되고, 베이스가 상기 제 1 트랜지스터의 베이스에 저항을 통해 연결되어 상기 입력 신호의 전력이 커질수록 콜렉터 전류가 증가하는 제 2 트랜지스터; 상기 제 2 트랜지스터의 콜렉터

와 접지 사이에 연결되어 상기 제 2 트랜지스터에 의해 증폭된 신호를 접지로 바이패스하는 바이패스 커패시터; 및 상기 레귤레이티드 전원과 상기 제 2 트랜지스터의 콜렉터 사이에 연결되어 상기 제 2 트랜지스터의 콜렉터 전압을 가변하는 제 2 저항;을 포함하는 것을 특징으로 한다.

【발명의 구성 및 작용】

<12> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명하면 다음과 같다.

<13> 도 1은 전력증폭기의 일반적인 콘스탄트 바이어스(constant bias)와 본 발명에 따른 능동 바이어스의 출력 전력에 따른 콰이에센트 전류(quiescent current) 값을 나타낸 그래프로, 기존의 콘스탄트 바이어스의 경우는 콰이에센트 전류가 출력 전력과 상관없이 일정한 값을 갖는다. 이 경우 콰이에센트 전류를 크게 취하면 전력증폭기의 효율 특성이 나빠지고, 너무 작게 취하면 선형성이 나빠지게 되므로, 적절한 트레이드-오프(trade-off)를 통해서 결정하게 되고 전력증폭기의 출력단의 콰이에센트 전류는 일반적으로 약 60mA정도의 값을 갖는다. 능동 바이어스 회로는 낮은 출력 전력 영역에서는 충분한 선형성을 갖고 있으므로 콰이에센트 전류를 작게 취하여 효율 특성을 향상시키는 고효율 오퍼레이션(operation)을 하고, 큰 출력 전력 영역은 확률적으로 많이 사용되지 않는 영역으로 전체 평균 효율에 크게 영향을 주지 않으므로 콰이에센트 전류를 크게 취하여 선형성을 향상시키는 고선형성 오퍼레이션을 한다.

<14> 도 2는 본 발명에 따른 전력증폭기를 위한 능동 바이어스 회로의 일 실시예를 나타낸 회로도로서, 제 1 내지 제 4 트랜지스터(Q1 내지 Q4), 제 1 트랜지스터(Q1)의 베이스와 콜렉터에 각기 연결된 각 커패시터; 제 4 트랜지스터(Q4)의 베이스와 접지 사이에 연결

된 바이패스 커패시터(Cb), 전원과 제 1 트랜지스터의 콜렉터 사이에 연결된 RF 쇼크 코일(RFC), 및 다수의 저항(R1, R2, R3, Rb)으로 구성된다.

<15> 동 도면에 있어서, RF 증폭기인 Q1은 전력증폭기의 출력단으로 멀티-셀 (multi-cell) 트랜지스터로 구성되어 있다. Q2는 Q1처럼 증폭기와 같은 동작하지만, 이 트랜지스터의 입력 전력은 저항 Rb에 의해서 조절이 가능하다. Q3는 Q1의 베이스 전류 드라이버 트랜지스터로 동작한다. 저항 R1은 레귤레이티드 전원으로부터 트랜지스터 Q3의 베이스 전압을 제공하기 위해 사용되었고, Q3의 베이스 전압이 높을수록 Q1의 콜렉터 전류가 커지게 된다. Q4와 저항 R3은 Q3의 베이스로부터 전류 싱크(sink)로 동작하게 되고, 싱크되는 전류량이 작을수록 Q3의 베이스 전압이 증가하여 Q1의 콜렉터 전류가 증가하게 된다. 저항 R2는 이 저항으로 흐르게 되는 전류량이 변할 경우, 이 저항에서의 전압 강하의 변화를 발생시킨다.

<16> Q3의 베이스 전압은 Q3의 베이스 전류(I_{B3})와 Q4의 콜렉터 전류(I_{C4})가 저항 R1에서의 전압강하를 레귤레이티드 전원 V_{reg} 에서 뺀 값으로 결정되어 수학식 1과 같이 표현된다.

<17> 【수학식 1】 $V_{B3} = V_{reg} - (I_{C4} + I_{B3})R1$

<18> 트랜지스터 Q4의 베이스 전압은 Q4의 베이스 전류(I_{B4})와 Q2의 콜렉터 전류(I_{C2})가 저항 R2에서의 전압강하를 레귤레이티드 전원 V_{reg} 에서 뺀 값으로 결정되어 수학식 2와 같이 표현된다.

<19> 【수학식 2】 $V_{B4} = V_{reg} - (I_{C2} + I_{B4})R2$



<20> 트랜지스터 Q1은 클래스(class) AB로 동작되는 전력증폭기로써, Q1으로의 입력 전력이 증가할수록, Q1의 콜렉터 전류는 증가하게 된다. 마찬가지로 트랜지스터 Q2는 저항 Rb에 의해 조절된 입력 전력이 증가할수록 Q2의 콜렉터 전류(I_{C2})는 증가하게 되고 Q2에 의해 증폭된 신호는 커패시터 Cb에 의해 바이패스(bypass)된다. 증가된 Q2의 콜렉터 전류(I_{C2})는 트랜지스터 Q4의 베이스의 전압을 감소시킨다. Q2의 콜렉터 전류(I_{C2})가 계속 증가하여 트랜지스터 Q4의 베이스 전압이 Q4를 온(on)시킬 수 있는 $V_{BE4(ON)} + V_{R3}$ 보다 작아지게 되면, 트랜지스터 Q4는 오프(off) 상태가 되어서 Q4의 콜렉터 전류(I_{C4})는 더 이상 흐를 수 없게 된다. Q4의 콜렉터 전류(I_{C4})가 작아질수록 트랜지스터 Q3의 베이스 전압은 증가하게 되어 트랜지스터 Q1의 콜렉터 전류는 증가하게 된다. 즉 도 1에서 능동 바이어스의 경우 출력전력이 작은 영역에서는 Q1의 콜렉터 전류(콰이에션트 전류)가 20mA와 같이 작은 값으로 동작하게 되고, 출력 전력이 증가하면 할수록 콰이에션트 전류가 증가하여 20dBm보다 큰 출력전력을 갖는 영역에서는 콰이에션트 전류가 100mA로 동작하게 된다. 즉 출력 전력이 작은 선형성이 문제가 되지 않는 영역에서는 콰이에션트 전류를 20mA와 같이 작게 동작시켜서 효율을 증가시키고, 출력 전력이 커서 확률적으로 많이 사용되지 않아서 전체 평균 효율에 영향을 주지 않으면서 선형성이 중요한 영역에서는 콰이에션트 전류를 자동적으로 100mA와 같이 크게 동작시켜서 선형성을 증가시킬 수 있는 회로이다.

<21> 본 발명은 전력증폭기 뿐만 아니라, 모든 증폭기에 적용되어 효율 및 선형성을 향상시키는 방법으로 사용될 수 있다.

【발명의 효과】

<22> 이상에서 설명한 바와 같이, 본 발명은 무선이동통신 단말기에 사용하는 전력증폭기를 효율적으로 사용하기 위하여 증폭기의 출력 전력 레벨에 따라서 자동으로 최적화된 파워에센트 전류 값을 취하는 회로이므로, 외부 제어 단자가 불필요 하여 시스템을 보다 간단하게 설계할 수 있을 뿐만 아니라, 온칩(on-chip)으로 설계가 가능하여 고효율 고선형성의 특성을 갖으면서도 저가, 소형, 고성능의 전력증폭기를 제작할 수 있다.

【특허청구범위】

【청구항 1】

베이스로 입력되는 신호의 전력을 증폭하여 콜렉터로 출력하는 제 1 트랜지스터로 이루어진 전력증폭기;

전원과 상기 제 1 트랜지스터의 콜렉터 사이에 연결된 쇼크 코일;

콜렉터가 상기 전원에 연결되고, 이미터가 상기 제 1 트랜지스터의 베이스에 연결되어 상기 제 1 트랜지스터의 베이스로 전류를 공급하는 제 3 트랜지스터로 이루어진 전류 드라이버 트랜지스터;

콜렉터가 상기 제 3 트랜지스터의 베이스에 연결되는 동시에 레귤레이티드 전원에 제 1 저항을 통해 연결되고, 이미터가 제 3 저항을 통해 접지되어 상기 제 3 트랜지스터의 베이스의 전류를 접지로 싱크하는 제 4 트랜지스터;

콜렉터가 상기 제 4 트랜지스터의 베이스에 연결되고, 베이스가 상기 제 1 트랜지스터의 베이스에 저항을 통해 연결되어 상기 입력 신호의 전력이 커질수록 콜렉터 전류가 증가하는 제 2 트랜지스터;

상기 제 2 트랜지스터의 콜렉터와 접지 사이에 연결되어 상기 제 2 트랜지스터에 의해 증폭된 신호를 접지로 바이패스하는 바이패스 커패시터; 및

상기 레귤레이티드 전원과 상기 제 2 트랜지스터의 콜렉터 사이에 연결되어 상기 제 2 트랜지스터의 콜렉터 전압을 가변하는 제 2 저항;

을 포함하는 전력증폭기를 위한 능동 바이어스 회로.

【청구항 2】

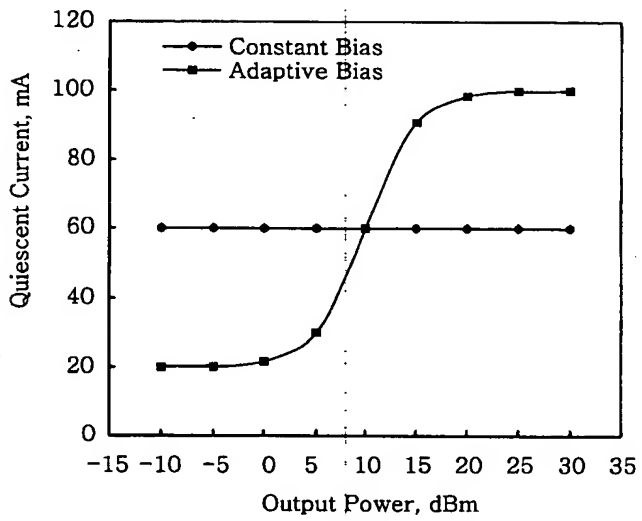
제 1 항에 있어서, 상기 전력증폭기는 멀티-셀 트랜지스터로 이루어진 전력증폭기를 위한 능동 바이어스 회로.

【청구항 3】

제 1 항 또는 제 2 항에 있어서, 상기 쇼크 코일은 RF 쇼크 코일인 전력증폭기를 위한 능동 바이어스 회로.

【도면】

【도 1】



【도 2】

